

HDMI 源端(source) 物理层一致性测试技术

高级应用工程师 曾志
泰克科技（中国）有限公司

摘要：HDMI，即高清晰多媒体接口(High-Definition Multimedia Interface)正越来越广泛的应用于计算机和消费电子产品上作为其音视频接口。HDMI设备包括三类，即源端（Source）如计算机、DVD、机顶盒等；接收端（Sink）如显示器、高清电视、投影机等；另外一类就是Cable或者Repeater。本文主要介绍源端（Source）物理层一致性测试的原理，流程以及相关的测试技术。

关键词：HDMI，TMDS(transition minimized differential signaling)，CTS (Compliance Test Specification)，一致性测试，Source（源端），DPO，存储深度，串行触发，Tbit，眼图，抖动。

1. 引言

HDMI 是由Silicon Image联合日立、松下、飞利浦、索尼、汤姆逊和东芝组成的HDMI 联盟共同开发而成。作为DTV革命的催化剂，HDMI开始被广泛的应用，参与HDMI上下游产业链的厂商也越来越多，但同时也带来另外的挑战，就是兼容性问题。幸好HDMI组织在成立之初就有先见之明，在电气以及协议标准制定之后也制定了相应的一致性测试标准（CTS），并先后在全球成立了5个ATC（授权测试中心），目前所有ATC采用同样的测试设备和测试方法对三类设备进行一致性测试，只有通过ATC测试合格后才给予HDMI的授权，准许其产品打上HDMI徽标进行销售。对于HDMI芯片及设备生产商来说，了解CTS的测试原理以及方法流程对于其产品的设计，调试，工程化以尽快进入市场也会有相当大的帮助。

2. HDMI 原理架构以及信号特性

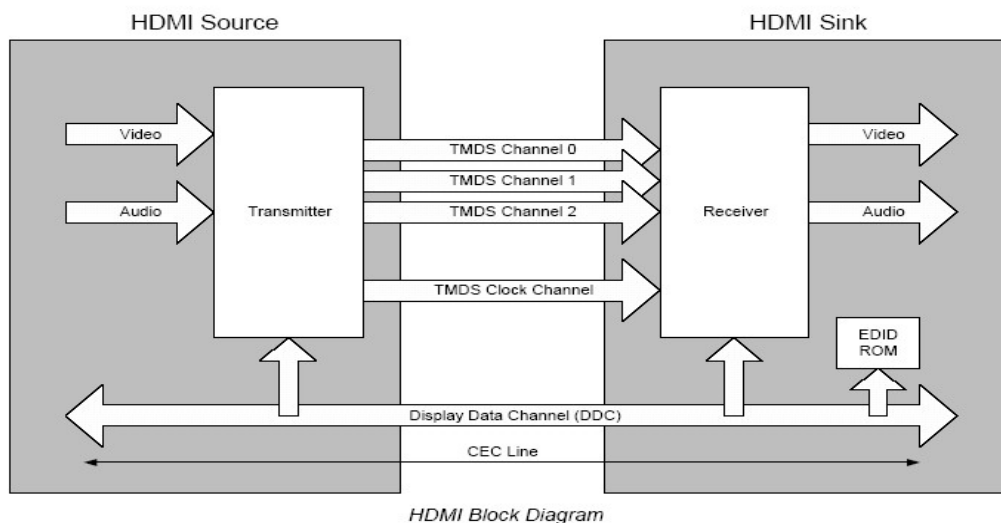


Figure1 HDMI 逻辑链路图

HDMI使用最小跳变差分信号(TMDS)技术，差分信号共模偏置电压为+3.3 V，端口阻抗为50欧姆，额定幅度跳变为500 mV (+2.8 V到+3.3 V)，电压摆幅可以在150 mV - 800 mV之间变化。信号的上

升时间约为100 ps左右。

单个链路上的数据速率可以在25 Mpps - 165 Mpps之间(Mpps = 每秒兆像素)。由于每个像素用10个数据位表示，因此数据传输速率最大为1.65Gbps,一个bit的周期时间(通常称为Tbit)最低为606 ps。图2是典型的HDMI时钟和数据信号。由于显示分辨率是可以根据需要进行调节的，在不同的分辨率下数据的传输率会相应的进行改变，同时Tbit也会相应改变，所以为了方便，在测试标准中大多数时间相关的参数指标是以Tbit为单位来定义的。而逻辑摆幅也是可以根据不同的设计允许变化的，所以幅度轴上的参数标准都是以Vswing为单位来定义。

TMDS传输链路由三条数据通道和一条时钟通道组成。三个数据通道分别传输RGB信号。

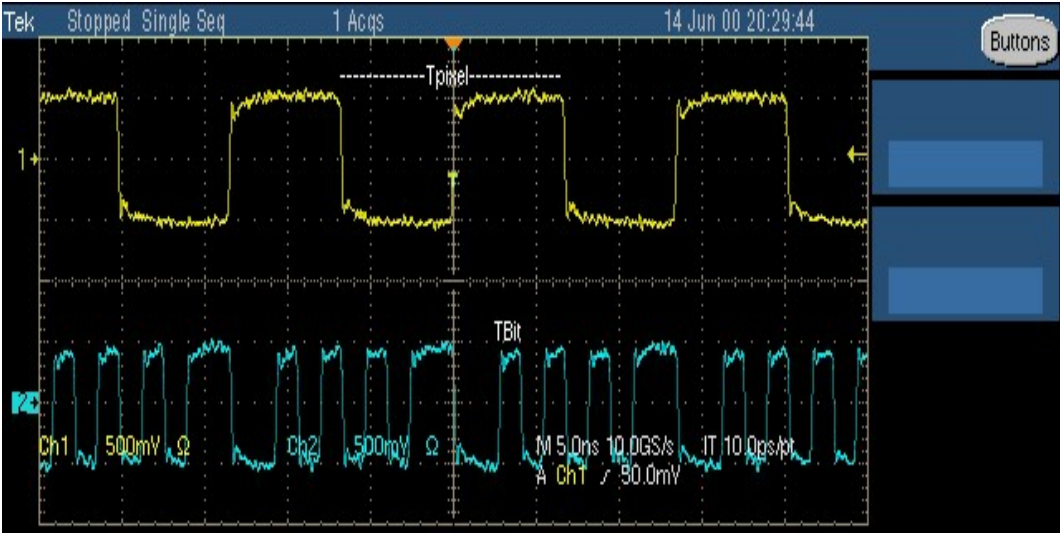


Figure 2 HDMI 典型的时钟和数据信号

3. HDMI 物理层的一致性测试的规范以及测试方法

按照目前已经正式发布的 CTS1.2a 的规范，对于源端，需要进行一致性测试的与电特性相关的项目有三类，时钟—数据，数据—数据，单端信号。泰克公司提供专门的针对物理层测试的一致性测试软件 HT3 对上述项目进行测试。下面分别对每个测试项目进行详细讨论。

电接口	信号	测试	CTS测试编号	测试点
源端	时钟--数据	数据眼图 (Data Eye Diagram)	7-10	TP1
		时钟抖动(Clock Jitter)	7-9	
		时钟占空比(Clock Duty Cycle)	7-8	
		过冲/下冲(Overshoot/Undershoot)	7-5	
		上升/下降时间(Rise/Fall Time)	7-4	
		对间偏移(Inter-pair Skew)	7-6	
	数据--数据	对间偏移(Inter-pair Skew)	7-6	
	单端	对内偏移(Intra-pair Skew)	7-7	
		低电平输出电压(Low Level Output)	7-2	

3.1 时钟—数据测试

A. 数据眼图测试

这一测试的目的是保证差分数据拥有充分的“眼图张开程度”，确保信号在传输后能够在接收端设备上实现高效数据恢复。数据信号以时钟恢复算法得出的时钟为标准，在1.0 Tbit的宽度的窗

口中绘制眼图。通过比较模板，可以确定通过或未通过测试；通过分析数据抖动，可以提供与信号完整性有关的有用信息。

HDMI标准清楚地定义了时钟恢复方法，使用PLL算法恢复时钟，如图3所示。

$$H(j\omega) = 1 / (1 + j\omega/\omega_0)$$

Where $\omega_0 = 2\pi F_0$, $F_0 = 4.0\text{MHz}$

Figure 3 时钟恢复算法

为保证充分体现信号特性以及测试结果的客观性，CTS规范规定了示波器采集数据信号的最小存储深度。这保证了至少累积400,000个UI(或Tbit)来构建眼图。在16 M的存储深度下，对分辨率较低的信号至少可以捕获400,000个UI，对分辨率较高的设备至少可以捕获超过2.6 M个UI。当然为了实现较好的信号保真度，示波器必须在该纪录长度下同时使用10GS/s以上的采样率。

当使用示波器进行数据眼图测试时，高速采集内存长度是示波器的关键指标，它和采样率以及一次连续采集的时间有下列关系：

采集内存÷采样率=采集时间窗口

采集时间窗口÷一个UI时间=采集的UI数目

传统数字示波器设计时采用将高速采集前端（多达80颗ADC）和高速内存在物理上用一颗SOC芯片实现，由于有太多功能在一个芯片内部实现，导致片内高速内存容量的限制（在40GS/s下小于2M）。这样就无法保证测试足够的样本进行测试和分析。下表显示的为示波器不同的采样率下，不同内存长度捕获时间的大小。

采样率	10K内存	256K内存	1M内存	16M内存	64M内存
10GS/s	1us	25us	100us	1600us	6400us
20GS/s	0.5us	12.5us	50us	800us	3200us
40GS/s	0.25us	6.25us	25us	400us	1600us

图4是在泰克示波器配备16M高速采集内存后运行的眼图测试的结果。上面讨论过，HDMI信号的逻辑电平的摆幅以及信号速率都是可以改变的，所以眼图的模板是没有任何一个固定的模板的，根据CTS规范，HT3软件会自动的根据当前所测试的逻辑电平的摆幅和Tbit的值计算出相应的模板，然后将模板向眼图的最左端平移，看眼图的其他部分是否碰到模板，可见眼图违规的检测标准非常特别,相对于其他高速串行数据的眼图测试而言更加严格。

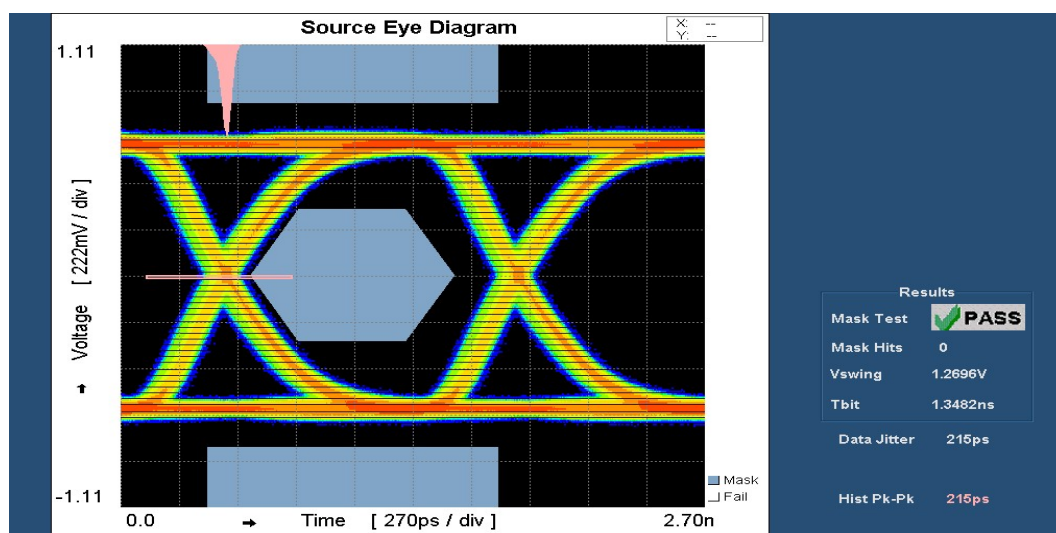


Figure4 眼图测试结果

B. 时钟抖动

时钟信号是任何传输系统的神经中枢。抖动测试旨在检查和保证时钟信号是否携带太多的抖动。为执行这一测试，需要将TMDS信号中的时钟信号与时钟恢复算法获得的时钟相比较，并得出测试结果。直方图框放在边沿的中心上，信号跨度表示信号上存在的抖动。测得的抖动应小于 $0.25 \times T_{bit}$ ，才能满足标准。

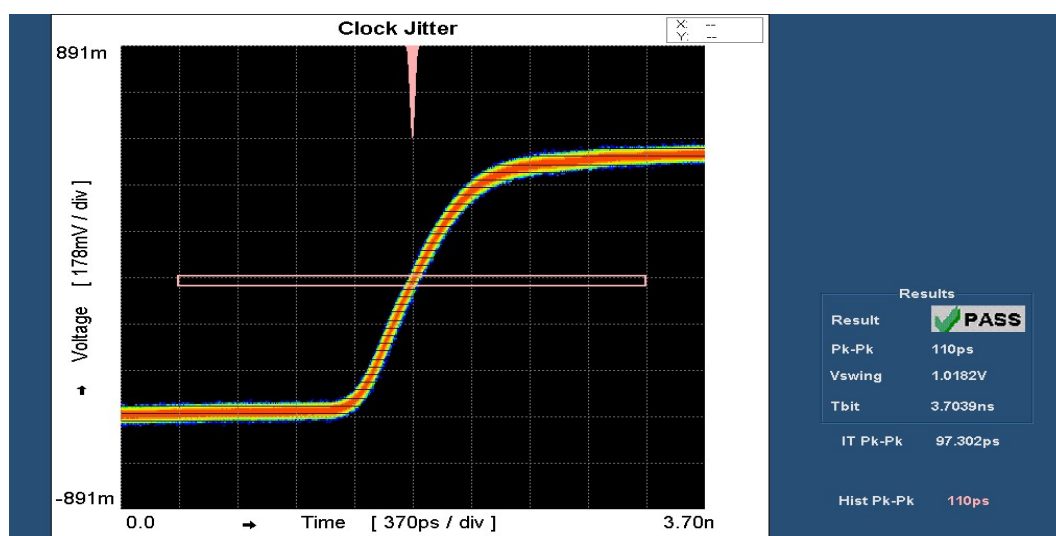


Figure 5 时钟抖动测试

C. 时钟占空比

占空比抖动是评估确定性抖动的有效方法。CTS规定为距50%额定占空比的 $\pm 10\%$ 。因此，测得的占空比应落在40%和60%以内。非常重要的一点是，要在数量更大的采集信号中测量占空比变化。根据CTS标准，测试中最少要求10,000次触发的波形。一般的示波器触发/捕获速率约为每秒100个波形(wfms)，这可能使采集和测试时间变得过长而不能接受。幸运的是，数字荧光示波器(DPO)上拥有FastAcq技术，增强了触发和捕获速率，提供了超过250,000 wfms/s的波形捕获速率。图6展示了使用FastAcq™技术进行的时钟占空比测试。在得到测试结果之前，示波器进行了1310589次的数据采集，注意它提供了丰富的信息，保证了可靠的测量能力。

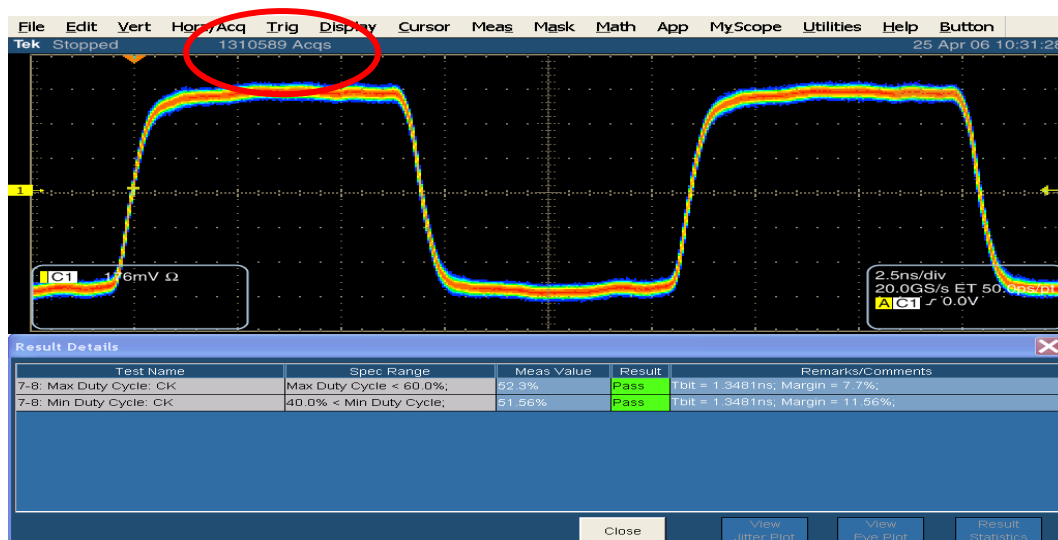


Figure 6 时钟占空比测试

D. 过冲和下冲

过冲和下冲测试确保信号保持在规定的极限范围内。使发射机不会对信号通道过渡的驱动，或者令ESD结构变成非线性及产生错误动作。通过测试信号的恢复能力，还保证了可靠的互操作性。

CTS标准规定过冲极限是整个稳态电压摆幅的15%，下冲极限是整个稳态电压摆幅的25%。它要求在时钟及数据对上执行测试。测试要求测量多个参数，其中包括准确地测量上升沿和下降沿的电压摆幅(VH和VL)及过冲和下冲。在所有测试中，这一测试要求在获得测试结果前有超过6个参数。除要测量大量的参数外，保证真正执行测量也非常重要。使显示屏上的信号尺寸达到最大非常重要，以尽可能多地使用A/D变换器的动态范围，而不会产生过度驱动。图7很好地说明了准确的过冲测量技术的实例。

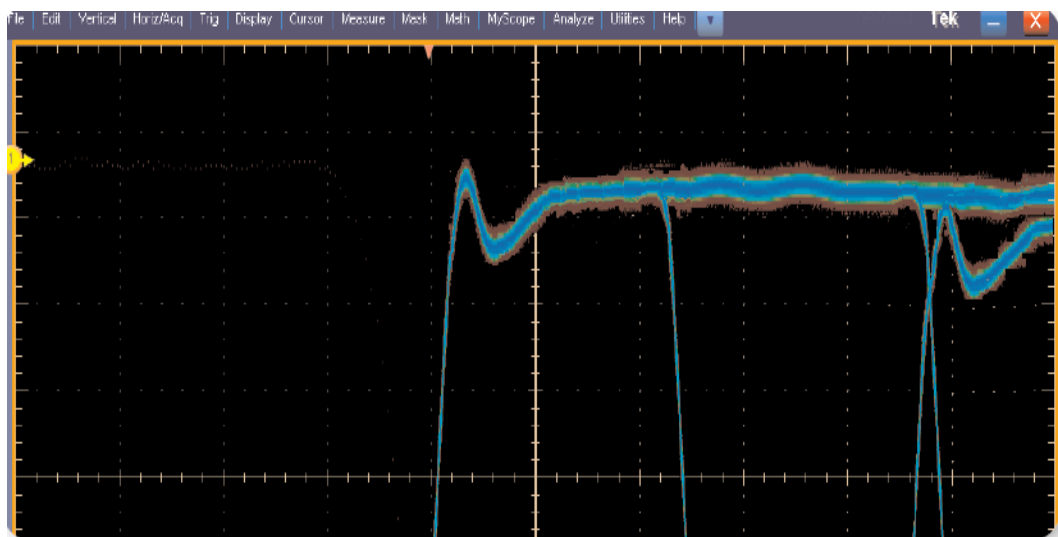


Figure 7 数据过冲和下冲测试

E. 上升时间和下降时间

上升时间和下降时间测试一直是大多数物理层测试的主要项目。上升时间和下降时间极限保证信号提供要求的信号速度，同时保证抑制EMI。CTS规定上升时间或下降时间应该大于75 ps、低于 $0.4 * T_{bit}$ 值。

与时钟占空比测试中一样，这一测试也要求大量的采集。触发/捕获速率再次变得非常重要。可以在数字荧光示波器上使用FastAcq模式简便地执行测试。

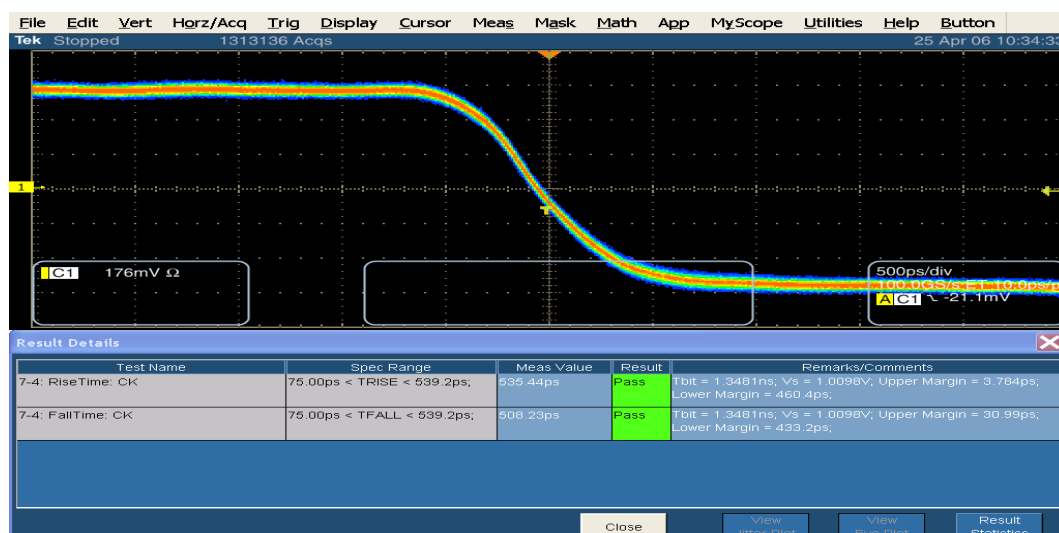


Figure 8 Rise Time/Fall Time 测试

F. 时钟-数据对间偏移

时钟-数据对间偏移是保证互操作能力的一个极其重要的测试。这一测试确认时钟和任何数据对之间的偏移落在极限范围内。标准规定偏移极限不得超过像素时间(T_{PIXEL})的20%。这一测试也在数据通道之间执行。下面数据-数据测试更加详细地介绍了这一测试。



Figure 9 时钟-数据对间偏移测试

G:测试的连接方式

对于以上的时钟-数据的一致性测试使用 Figure 10 的连接方式，这里有点是需要特别注意。

a: 在 CTS1.1 规范中是采用探头插在夹具的方 PIN 的针脚上的方式捕获信号的，但随着数据传输率的提高，这种方式由于连接的电感效应给信号带来的过冲变得越来越明显，影响到眼图和过冲等参数测试的准确性，在 CTS1.2 的规范中开始采用 SMA 的连接方式，这种连接方式可以保证比较好的信号完整性。

b: 由于 TMDS 信号是有 3.3V 的共模偏置电压的，在实际工作的时候，TMDS 信号在 Sink 接受端会有 3.3V 的共模上拉来进行偏置的匹配，如果没有上拉匹配的话，Source 端将认为没有 Sink 设备与其连接，所以在测试的时候必须在外强制将信号进行上拉至 3.3V，泰克的 P7350SMA 探头针对此项特性，特别设计了可以在探头上进行上拉偏置的功能。在探头上有正负两个插孔，只要将香蕉头的连线插到插孔上，就可以通过外部的 DC Power Supply 任意的设置外部的偏置电压。

c: 在下图中还有一个 EDID Emulator 的设备，它的作用是模拟一个支持各种分辨率的 Sink 设备，在 EDID Emulator 的 EEPROM 中会根据 HDMI 的协议预先设置好各种分辨率的信息，以使支持不同分辨率的 Source 设备均可以找到与之匹配的 Sink 设备，从而发送不同速率的信号以供测试。如果没有 EDID Emulator，当夹具插到 Source 设备的输出端后将看不到任何信号输出。

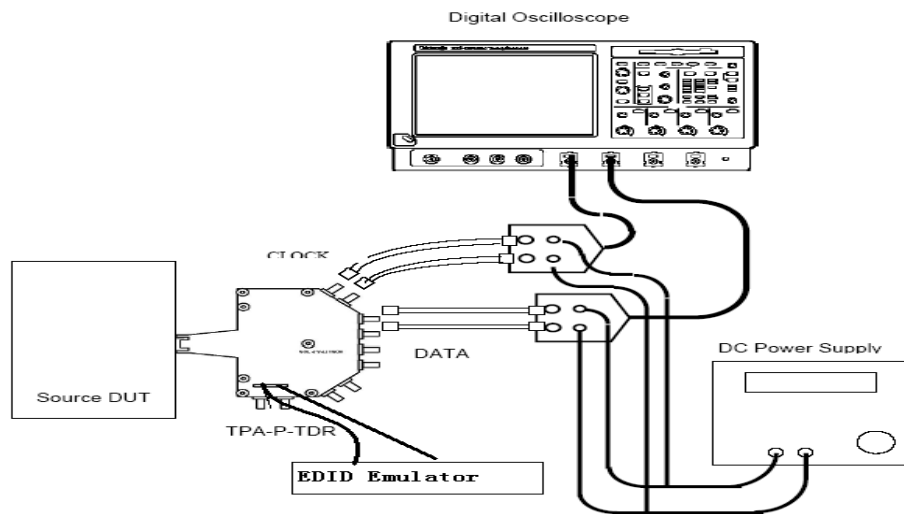


Figure 10 眼图等参数测试的连接方式

3.2 数据—数据的测试（Inter Pair Skew）：

数据—数据对间偏移测试有关的关键环节为：

- 只能在两个信号对同时发送某个特定码型时，才能有效地测量偏移。
- 测量路径(探头和示波器采集系统)可能会引入自己的测量误差偏移。
- 示波器需要触发特定的串行码型，也称为串行触发功能。如Figure 10,示波器通过串行触发功能触发数据信号中的**CTL encoding pattern 1101010100**将两组信号同步叠加在一起。最后，要相对于像素时间指定余量。因此，还必需准确地确定时钟速率。所以在进行Skew测试之前需要先确定Tbit。
- 消除采集路径中的偏移同样非常重要。这一过程称为“偏移校正”过程。为获得准确的结果，最好在在进行这一测试前进行偏移校正。
- 在测试中需要两个高带宽的差分探头，分别测试D0-D1,D0-D2,D1-D2两两组合之间的Skew.测试连接方式如图12.



Figure 11 Data-Data inter-pair skew testing

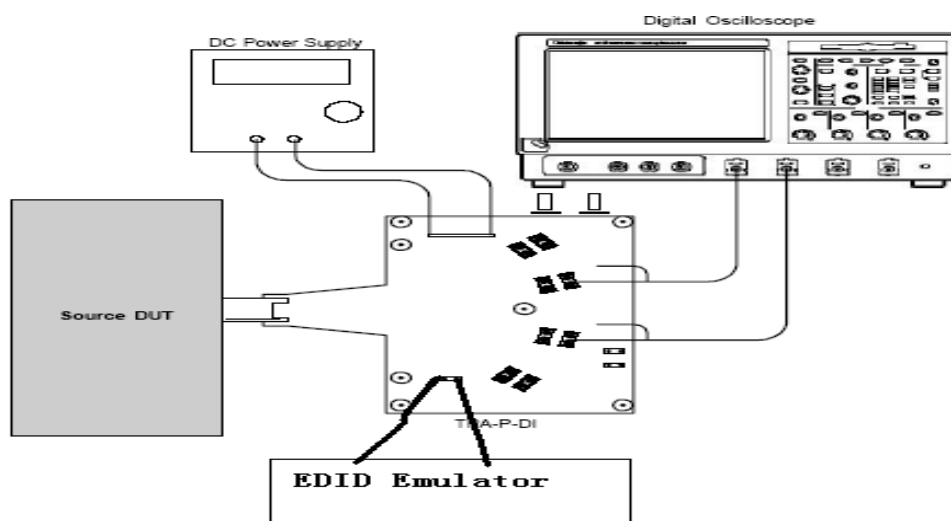


Figure 12 Inter-pair skew 测试的连接方式

3.3 单端测试:

这些测试使用两个高带宽单端探头在每个信号对的内部的正负信号同时进行。

A: 差分信号对内偏移

差分信号对内偏移测试具有重要意义，虽然信号是差分信号，但是可以揭示差分信号对内实际存在的不良部分。测试差分对内部的偏移，标准规定的极限为位时间的15%(Tbit)。与信号对间偏移一样，在执行这一测试前进行示波器通道偏移校正非常重要。这可以保证最大限度地降低由于探测和采集系统偏移导致的误差。

B: 低电平输出电压 (VL)

执行VL测试的目的是保证信号电压电平落在规定的极限范围内。这一测试对每个TMDS信号对的DC电压电平进行检查。CTS规定低电平电压应落在2.7 V和2.9 V范围内。为保证满足标准，需要分析大量的波形。标准规定最低10,000个波形。FastAcq有助于更快地执行这一测试。为确定电压电平，可以采用直方图方法。直方图的统计最大值(直方图峰值)表示为VL，并与标准极限进行比较。

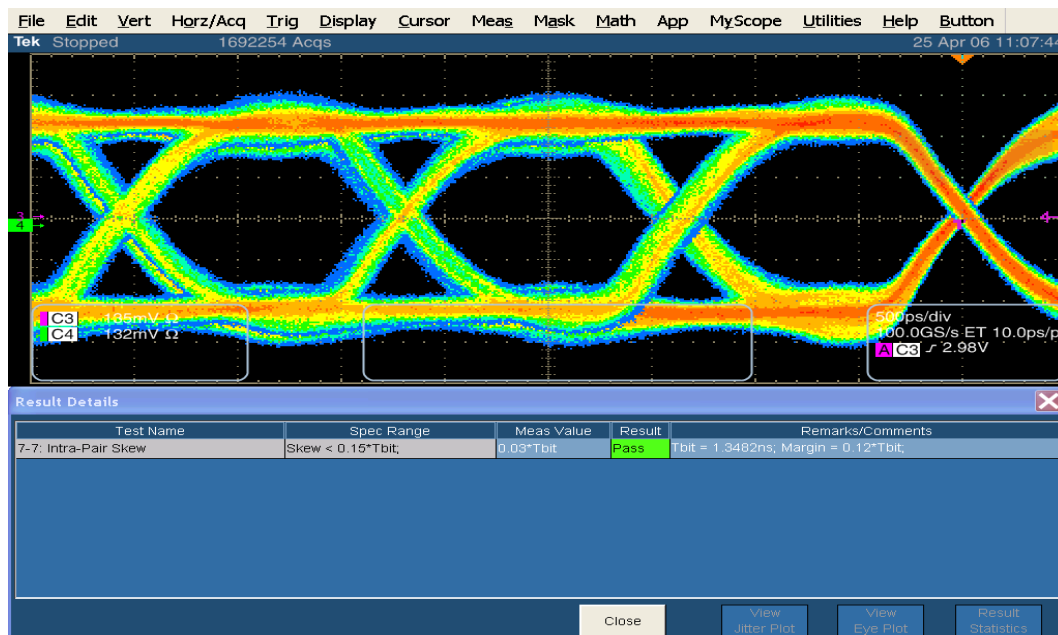


Figure 13 Intra-Pair Skew 测试结果

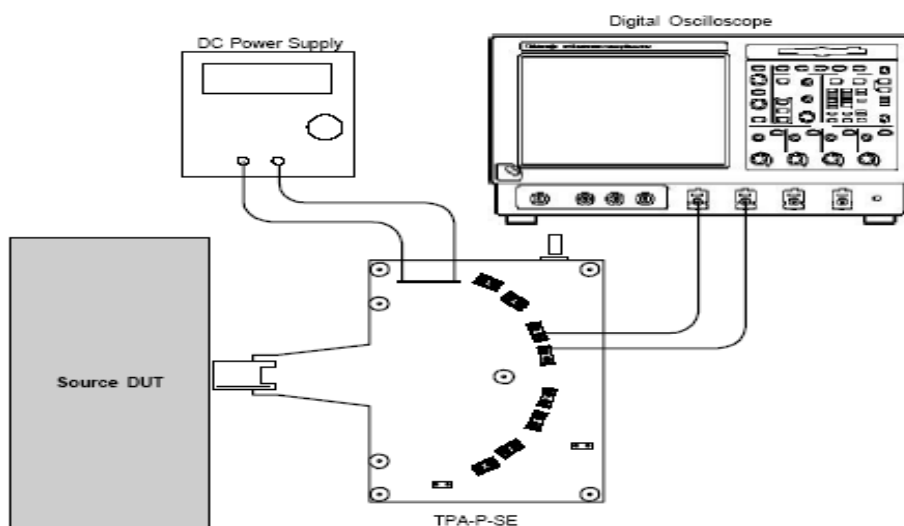


Figure 14 Intra-Pair Skew 测试连接

4. 小结

高清多媒体接口(HDMI)技术正在迅猛的增长。随着HDMI 1.3规范的发布,速率也会由现在的1.65Gb/s提升至3.4Gb/s, CTS1.2a的测试规范目前正在实施,但CTS1.3的规范也很快就会正式发布。至目前为止,泰克公司是业界唯一能够提供满足所有HDMI一致性测试规范(CTS)V1.2a的一致性测试设备的厂商。设计或检验HDMI物理层的工程师必须迅速、可靠、高效地执行各种测试,大量的严格测试与空前的复杂性相结合,给测试工程师带来了多项挑战,同时紧张的余量要求认真测量及全面理解导致错误的因素。“公欲善其事,必先利其器”,一个可靠的高效的测试工具可以帮助工程师加快认证,调试,工程产品化的进程。

参考文献: HDMI Specification Version 1.2
HDMI Compliance Test Specification Version 1.2a